

【社内整理番号】 2022-023

【企業名】 サンケン電気株式会社

【発明者】 伊藤 裕規

【発明の名称】 半導体装置

【背景技術】

先行特許：特開 2020-13883

第一絶縁膜; SiO₂ 膜、第二絶縁膜; TEOS 膜を成膜後、第一開口を設ける。さらに第三絶縁膜; SiO₂ 膜を成膜後、半導体表面を露出するよう、第二開口を形成し、ゲート材を充填する。半導体表面上に、膜質のよい SiO₂ 膜を成膜することで、コラプス抑制を狙った特許です。

【発明内容】

第一絶縁膜は TEOS 膜を使う。化合物半導体表面と SiO₂ 膜の界面に表面準位が多い場合があり、先行特許だと、目論見に反しコラプスが悪くなってしまう。一方、TEOS 膜が厚くても先行特許で示されたように膜質起因によるコラプスへの影響が出てきてしまう。

本発明では TEOS 膜と SiO₂ 膜の組み合わせを採用する。第三絶縁膜も TEOS 膜/SiO₂ 膜を使用する。第二絶縁膜; SiO₂ 膜のテーパ角よりも、第一開口部のボトム部である第一絶縁膜; TEOS 膜のテーパ角は小さく、且つ TEOS 膜の方が SiO₂ 膜より充填性が優れているので、第一開口部への第三絶縁膜の充填率が向上する。よって、フィールドプレート下の絶縁膜の厚みの均一性がよくなり、高電圧負荷時の電界集中が緩和され、破壊やリーク電流を抑制することができる。また、TEOS 膜/SiO₂ 膜とすることで、第二開口部のボトム部のテーパ角が緩やかになるため、前述と同様の効果を得ることができる。

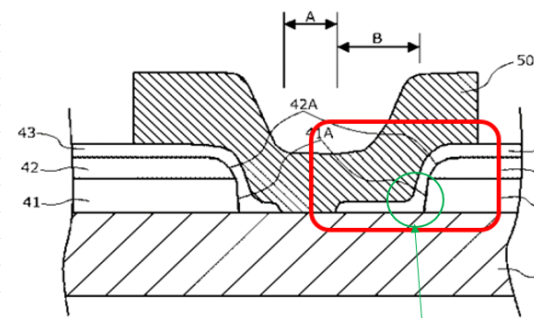
(注)

上記で記した SiO₂ 膜は SiN 膜などでも可。シランを原料としてプラズマ成膜されるものであればよい。

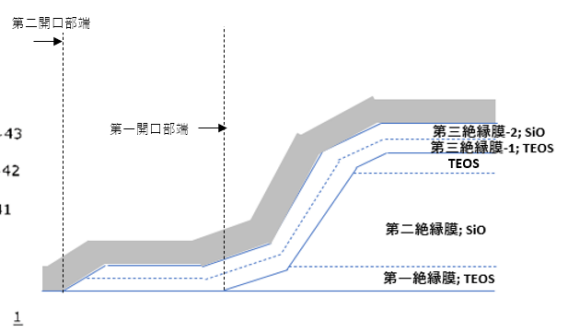
一方、TEOS 膜は、常温が液体であり有機物であるテトラエトキシシランが原料として成膜されるので、C(炭素)が多く含まれ、膜質が劣る。

【図面】

先行特許



今回の特許



局所的に薄く、
ウィーク点になる。

【社内整理番号】 2022-032

【企業名】 サンケン電気株式会社

【発明者】 梅津 陽介

【発明の名称】 半導体発光装置

【背景技術】

先行特許：特開 2021-132172

先行特許に記載されているように青色 LED と蛍光体を用いた青緑色 LED は、明るさ、信頼性の観点から要求が高い。しかし、Ba-SiON 蛍光体は光劣化しやすく、SAE 蛍光体は蛍光体濃度を高くしても所望の青緑色光が出せない欠点があった。

なお、この時の青色 LED は照明やバックライトで使われる発光ピーク波長が 450～460nm のものである。

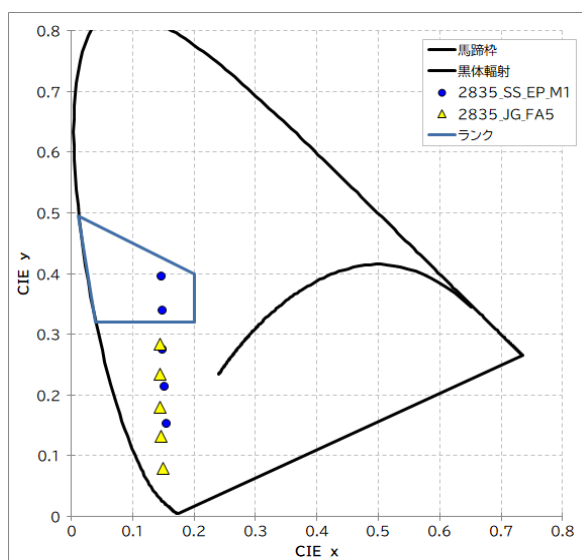
【発明内容】

青緑色 LED の光源として発光ピーク波長 440nm 以下の青色 LED を用いる。これにより、所望の青緑色光を出すことができる。

右の色度図において、▲は 450nm の LED と SAE 蛍光体を組み合わせたもので、SAE 蛍光体の蛍光体濃度を 10%,20%,30%,40%,50% と変えた時の色度である。青緑色の色度ランクに届かないことがわかる。なお、蛍光体濃度 60% であれば色度ランクの中に入るが、青緑色 LED として用いる場合、蛍光体濃度をそれほど高く塗布出来ない。

一方、●は 436nm の青色 LED と SAE 蛍光体を組み合わせた青緑色 LED である。蛍光体濃度は 450nmLED と同じであるが、蛍光体濃度が 40% で色度ランクに入れることができる。

【図面】



2021-048 China IP 公開資料

2022.12.2

発明者 サンケン電気株式会社

谷澤 秀和 鹿内 洋志

< 発明の名称 > 半導体装置

< 発明の概要 >

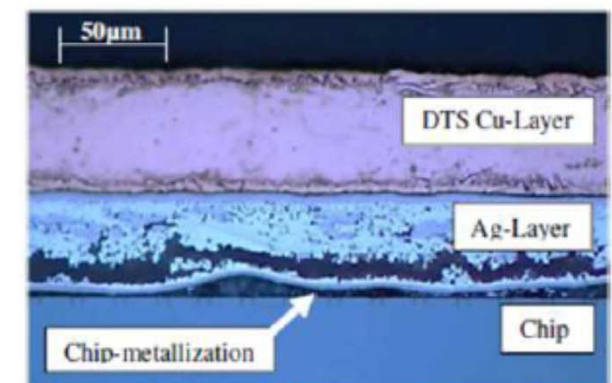
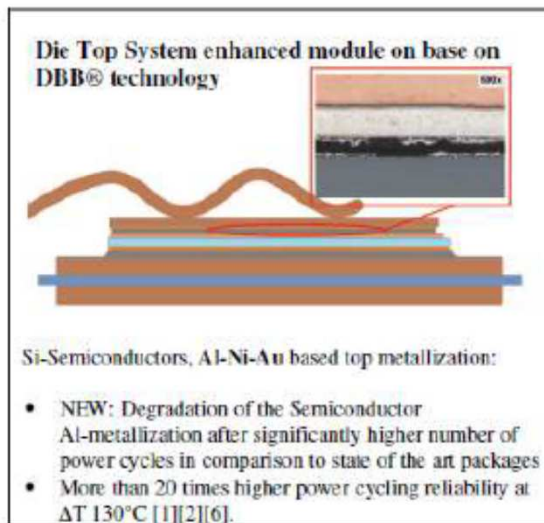
SiCデバイスにCuクリップリード、Cuリボンを接続する構造があるが、デバイスに導電性接着剤でCu板を貼り、そこにCuリボンワイヤをボンディングする構造ではCu板とSiCとの熱膨張係数差によって熱をかけた際に接着剤が分断され、剥がれが生じる問題がある。（CuとSiCでは熱膨張係数差が10ppm/°Cあり、200°C以上の高温ではCu剥がれが懸念される）本発明の構造は、SiC単結晶デバイスの両面（活性部面と裏面）に、不純物を添加した低抵抗の多結晶SiCを張り合わせ、多結晶SiC上に金属ワイヤをボンディングする構造である。この構造によって、高温時の、デバイスとワイヤを接続する材料の剥離が回避できる。

また、不純物添加量をコントロールすることで、多結晶SiCの抵抗を任意にコントロールできる。チップ裏面も、多結晶SiCと張り合わせることで、デバイス両側において、熱膨張係数差に起因する、チップ剥がれを回避できることが期待できる。

従来の技術

SiCはチップ特性から大電流を流せる特徴が存在し、次世代デバイスとして注目されている。しかし、その特徴を生かすためには今まで使用されていたAlワイヤーではチップの印加可能電流に対してワイヤーの溶断電流の余裕がなく、信頼性悪化が懸念される。

そのため、各社は熱伝導、電気伝導性の良いCuクリップリードはCuワイヤーを検討しているが、Cuワイヤーは超音波接合時の負荷が高くデバイスを破壊する懸念がある。また、CuとSiCの線膨張率はこのなるため、下記の様にAgシンターでCu板（クリップリードも範疇）を接合した場合には接合層破壊、チップメタライゼーションの剥離などの信頼性低下が懸念される。



本特許アイデア

【両面多結晶SiCで挟まれた構造的特徴を持つ半導体製造装置】

- ・ デバイス活性部上下に多結晶の導電性多結晶SiC基板を配置する半導体製造装置。
- ・ 多結晶SiC部は活性部基材の単結晶SiCよりもドーパ濃度が高く電気伝導性が高い特徴を持つ
- ・ 上下の基板少なくとも一方は活性部を有する一連の材料と直接接合により接合された特徴を持つ。
- ・ 上下基板少なくとも一方は活性部を有する一連の材料に対しはんだ、シンター、TLP材料など多結晶SiC及び活性部基材よりも降伏応力が低い材料で接合された特徴を持つ
- ・ 少なくとも多結晶SiCの活性部側の面と対抗する面はメタライズ処理が行われた特徴を持つ多結晶SiC基板
- ・ 上記メタライズされた面の少なくとも1方はCuもしくはAl基材を持つ部材と接合材を介して接合された特徴を持っても良い
- ・ 上記メタライズされた面の少なくとも一方はCuもしくはAlと超音波やレーザーなどにより直接接合された特徴を持っても良い
- ・

サンケン構造

多結晶SiC A
活性部(単結晶SiC)
多結晶SiC B

この間は金属（SABの接合金属、はんだ、Al電極、TLP、Agシンタ、多結晶SiCメッキ）が存在

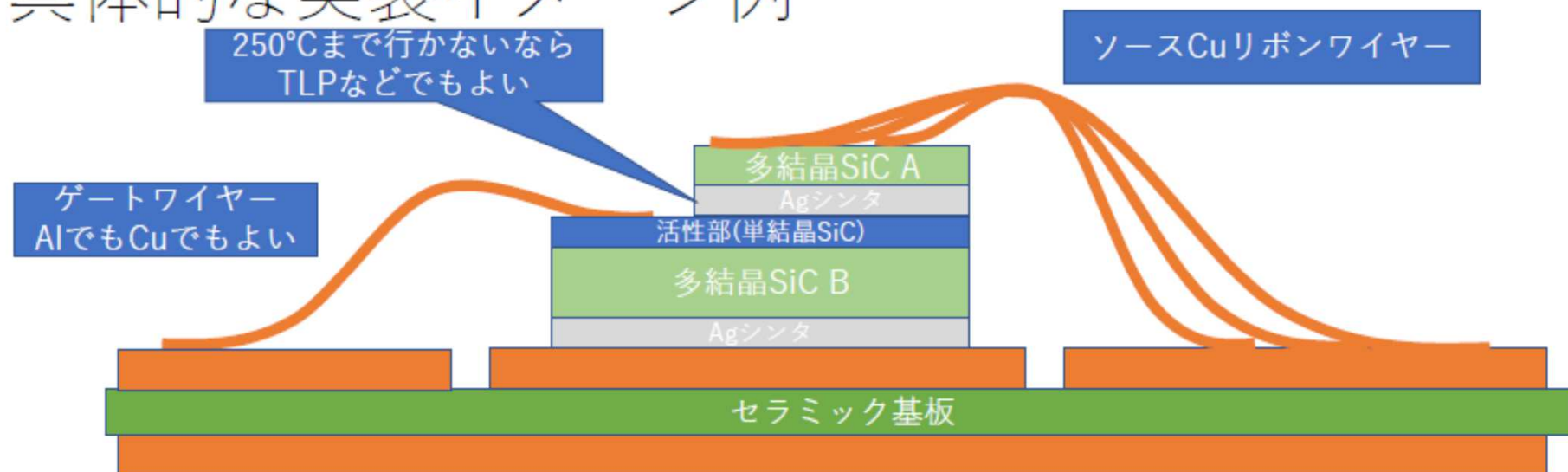
他社対策でできればこの構造もひっかけたい

多結晶SiC A
活性部(単結晶SiC)
単結晶SiC

請求項に入るならハッピーでも必ずしもマストではない
必須は左側の構造

単結晶SiC
活性部(単結晶SiC)
単結晶SiC

具体的な実装イメージ例



この構造が実現すると、各社諦めたCuリボンワイヤーでの実装が可能になる。
別にクリップリードでもよいが、それだとSTのテスト3に対してあんまりメリット大きくない。

多結晶SiCはCu板よりも電気抵抗高いけど、Cu板じゃ信頼性が持たないからこれが正しいと思う。
サイコックスを薄圧化して下げた電気抵抗を元に戻すような構造だが、客先で求められるのは小型化と認識。
放熱性はこっちの方が良い。
多結晶SiCを実質2倍購入する話になるので、大量購入でのコストダウンを要求できると認識。

- ・チップの上下に放熱版を兼ねた銅板を配置
→上部チップ電極とはAgシンター層を形成して接続

↓

- ・熱応力（環境負荷）によるチップと銅板との歪み（熱膨張係数差による）はAgシンター層がある程度カバー
→チップ（SiとかSiCとか）と銅では熱膨張係数の差が大きい

↓

- ・銅板の代わりに低抵抗な多結晶SiCが利用できないか（特にSiC系パワーモジュールにて）



銅板とSiCの熱膨張係数が異なる
→熱応力が掛かる



熱膨張係数が同じ
→銅板時より応力発生しない
→信頼性向上

熱伝導
Cu400w/K、SiCも同程度
Alは270w/K、Agは高価

多結晶SiCは単結晶SiCよりワイヤーボンディング時に割れにくい
→結晶方位の劈開性が無いので



←張り合わせ技術（SAB）

* フリップチップ



- ・上部の板の厚さは100um程度→銅と多結晶SiCで抵抗に差があるがメリットの方が大きい

2021-101 China IP 公開資料

2022.12.2

**発明者
サンケン電気株式会社**

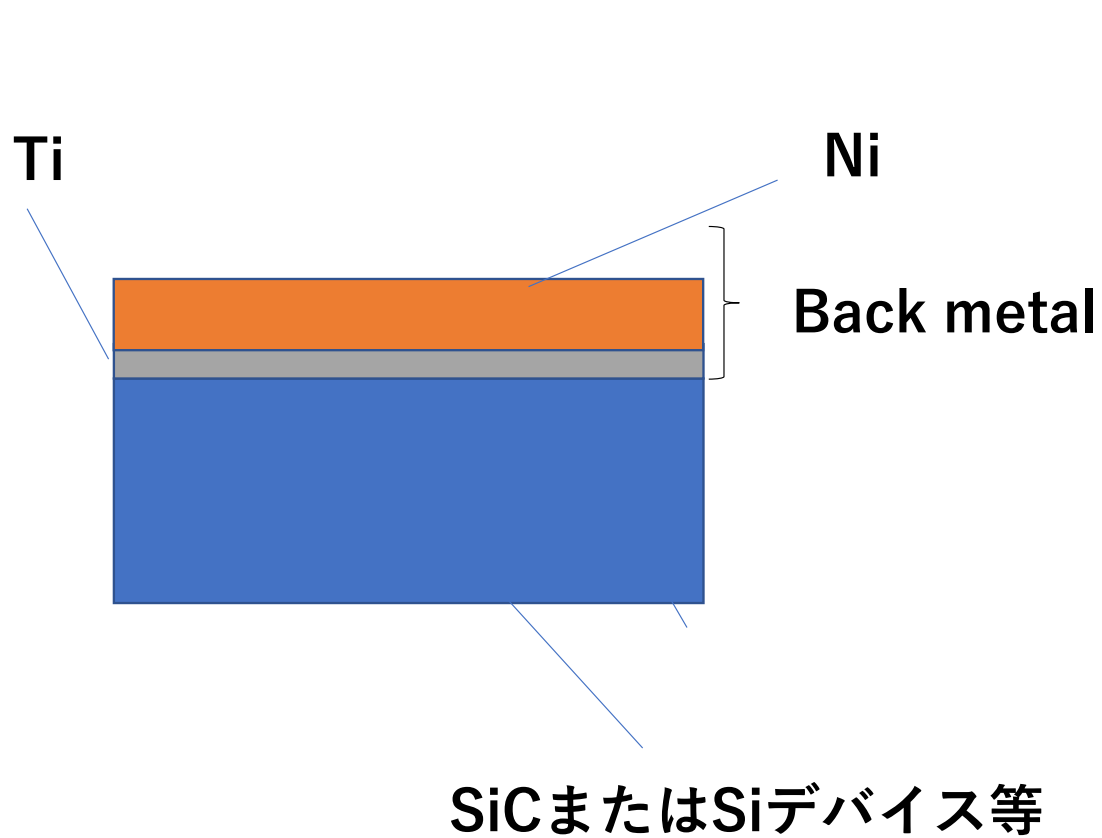
谷澤 秀和 鹿内 洋志

< 発明の名称 > 半導体装置

< 発明の概要 >

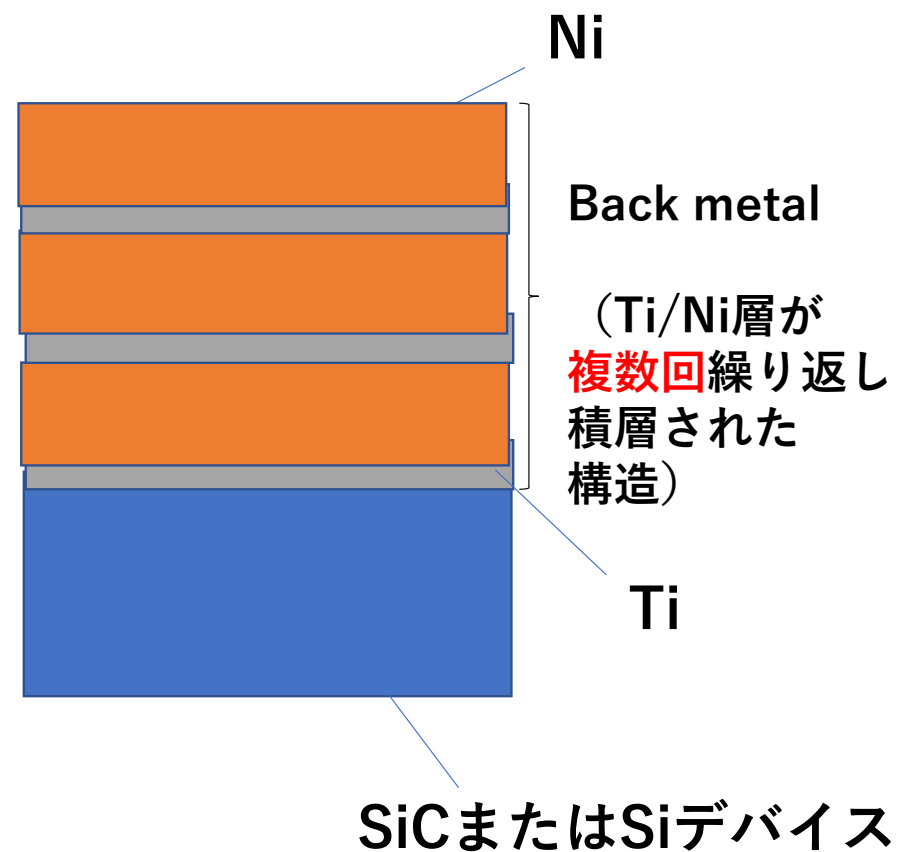
本発明は、従来構造の、SiC、Siデバイスに使われる単層のTi/Niバックメタルを構造を、複数層のTi/Niが繰り返して積層する構造としたものである。

SiC、SiにバックメタルとしてTi/Ni（単層）を付けた構造では半田リフローの際にNiの合金化が急速に進み、メタル全域が合金化すると半導体層と、Tiの界面でメタル剥がれが生じてしまう。合金層がNi層の途中で止まり、Ni層を残した状態で半田付けされる構造が理想であるが、Niを厚くしてもこの状態は形成されにくく、コントロールが難しい。Tiは半田リフローの際にNiと比べて合金化が遅いという特徴がある。そこで従来構造の、単層のTi/Niバックメタルを、複数層のTi/Niが繰り返して積層する構造として、バックメタル全体の合金層化を遅く制御できる。合金化しないNiおよびTi層を残すことでバックメタルの剥がれをなくすることもできる。また、合金化を遅らせる構造として、Tiの代わりにMoなどの金属を積層しても良い。



従来構造

バックメタルがTi/Ni（単層）の構造



発明構造

バックメタルTi/Nが複数積層された構造

【社内整理番号】 2022-012

【企業名】 サンケン電気株式会社

【住所】 埼玉県新座市北野三丁目 6 番 3 号

【発明者】 松山 周平 、前島 紀男

【発明の名称】 半導体装置

【技術の詳細】

1. 類似する先行特許

【先行技術 1】：特開 2010-171386 号

2. 先行特許の構造・構成、製法、回路動作などの説明

半導体基板上に形成された銅配線と、銅配線の表面および側面を覆うように形成されたメッキ層と、メッキ層を介して銅配線上にワイヤボンディングされた銅ワイヤで構成されている半導体装置が開示されている。（図 1）

この構成により、メッキ層が固いので、配線剥がれや銅ワイヤ下の絶縁膜にクラックが入ることを抑止してる。

3. 先行技術の問題点

市場では、製造コスト低減の要求がある。製品使用部材として安価な銅ワイヤのボールボンディング技術が必要とされている。

先行特許では、一般的な電極表面状態のワイヤボンディングワイヤならよいが、接合面がメッキの場合、特に固い Ni メッキの場合には、接合面が粗面になっており、ワイヤボンディングの不着が多発する懸念がある。

4. 今回の発明の構造

（1）先行技術との相違点（構造・構成の違い）

本発明の半導体装置は、一般的なワイヤボンディンに加え、楕円スクラブを印加し、電極表面をならした電極にする。その後平坦になった電極面に対し、超音波により接合をおこなう。この構造では、チップとワイヤの接合部は平坦であり、接合しないチップ表面は粗面状態である。

（2）メカニズム

Cu 再配線電極断面では、Cu 部が粗面化しており、その上面の Ni メッキも荒れており、数 μm の突起の散在が確認できる。まず、この荒れた面をならし平坦にすることによってワイヤボンディングの強度を確保する。これにより、荒れた Cu 再配線上

にも WB が可能となる半導体装置構造とすることができる。

また、接合部ではないチップ表面は粗面ままなので、モールド樹脂等との密着強度を向上させることができる。

(3) 発明の具体例（最適実施例）

図 2 は粗面化したチップ表面（銅再配線部）とワイヤボンディング部の従来構造である。この従来一般的な接合手法では電極表面が荒れている場合、特に Cu 再配線の電極表面に対し、ワイヤボンディングの不着が多発する懸念がある。

図 3 は本発明の構造、図 4 はチップ表面を平坦化するスクラブ動作図、図 5 は Cu 再配線電極断面構造である。

図2のように、一般的な銅ワイヤのボールボンディングは、Step1で荷重をかけ、つぶれ形状を形成する。Step2でインターバルを挟む。Step3で超音波により接合をおこなう構造ある。

本発明では、図3に示すように、Step 1で荷重をかけ、つぶれ形状を形成する。Step 2では新たに楕円スクラブを印加することで、電極表面をならす。その後平坦になった電極面に対し、Step 3で超音波により接合をおこなう構造である。この手法を用いることで、荒れたCu再配線上にもWBが可能となった。

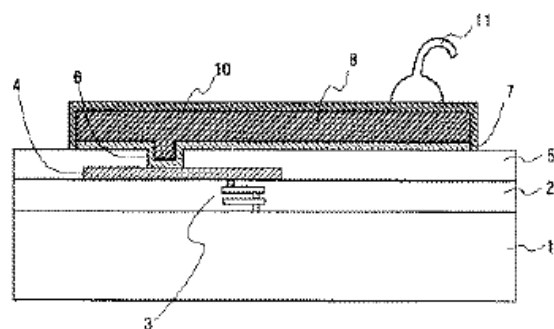
例えば、パッドサイズは120[um]x120[um]であり、電極表面の荒れ0.3～0.6 μ m、つぶれ径は約93 μ mである。Cuワイヤは、35 μ m径であり、銅を主成分とし、Pdが1～3%wの材質である。Cuワイヤは35 μ m径で、Pd被膜量0.05～0.09 μ mの物である。各Stepの荷重、時間は適宜調整設定することができる。

(4) 他の実施例（変形例）

図 6 は、半導体装置の一例である。また、この形状に限定されず、チップ銅再配線形状（電極サイズ）やワイヤ材質が変わっても、本構造にすることにより、同様の効果を得ることができる。

(5) 図面

図 1 : 先行特許 (符号は特開 2010-171386 のもの)



10:メッキ層 11:銅ワイヤ

図 2 : ボンディング接合断面図 (従来)

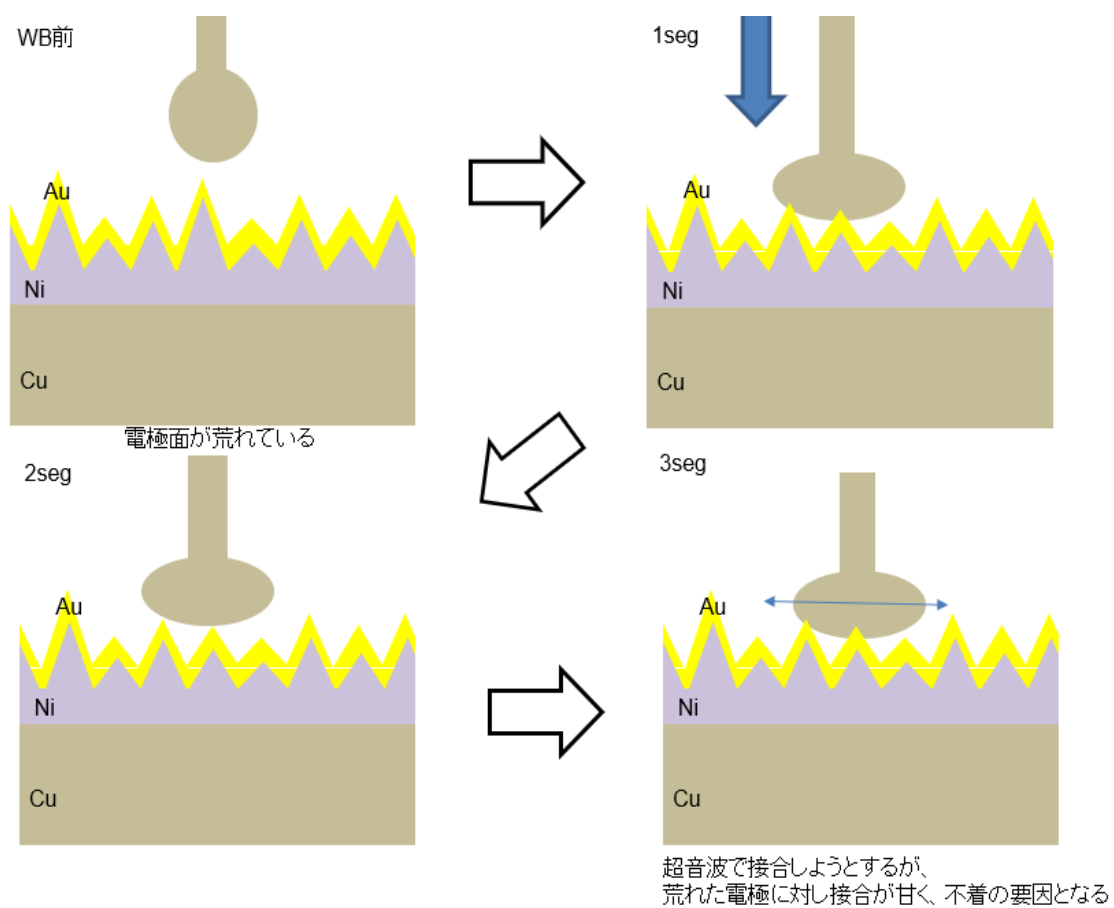


図3：ボンディング接合断面図（本発明）

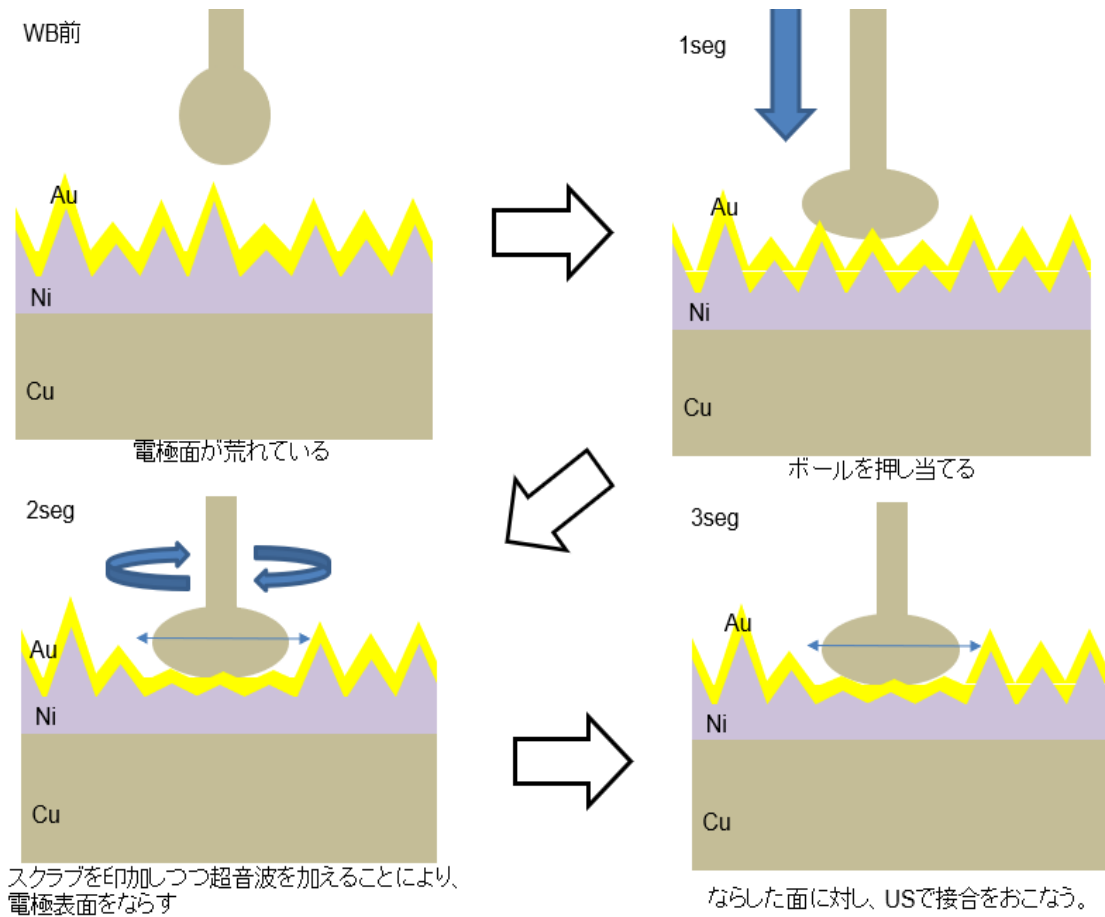


図4：スクラブ動作

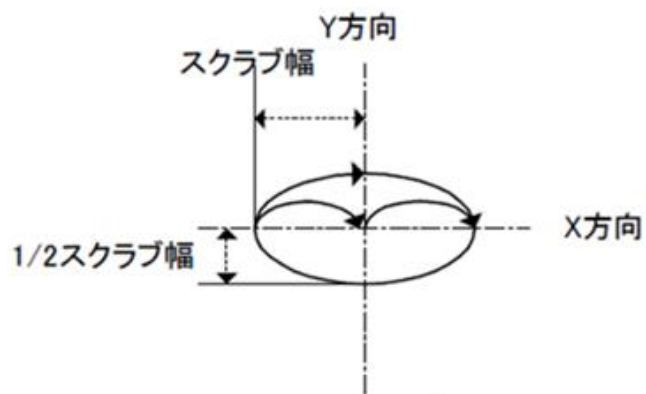
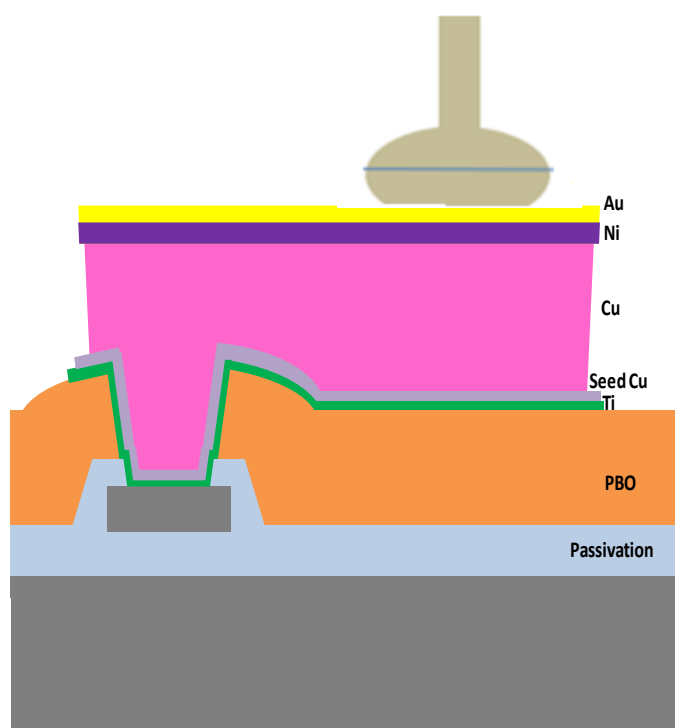


図 5：チップ電極のパッド断面図



以上。

発明説明書

【社内整理番号】 2022-034

【企業名】 サンケン電気株式会社

【発明者】 雪山裕樹貴

【発明の名称】 相補的な高分解能 PWM で特定の状態への遷移を防止する機能

【技術の詳細】

1. 先行特許の構造・構成、製法、回路動作などの説明

時間の計測を行うカウンタ、カウンタから受けたタイミングの情報と端子設定から端子状態のパターン列をつくるパターンジェネレータ、パターンジェネレータからの出力と、PWM の分解能だけ位相がずれており、分解能の 2 倍のオン幅を持つ位相シフト信号群からカウンタが動作する周波数よりも大きな分解能をもつ信号を生成する出力回路により先行発明の PWM は構成される。パターンジェネレータは信号のレベルを変更する制御回路を、カウンタの制御周期を PWM の分解能で割った数だけ数珠つなぎにする形で構成される。(特許 6094130 号参照)

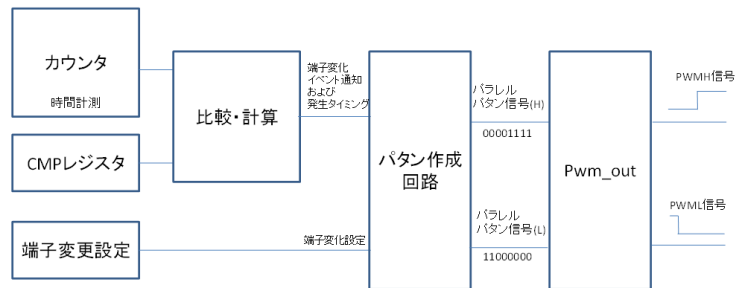


図 1. 先行技術の構成図

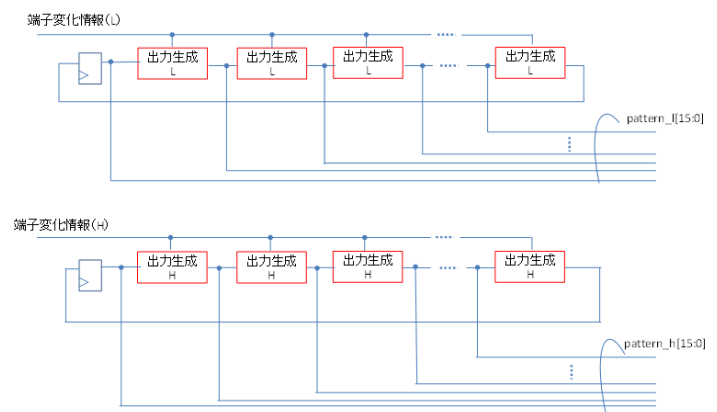


図 2. 先行技術のパターン作成回路

2. 先行技術の問題点

PWMは1つの回路を制御するために2つのスイッチを制御する場合が多い。この時、2つのスイッチが同時に ON になることは制限される場合が多く、PWM にはその制限を考慮した制御を行うための機能が備えられている。しかし、実際には制御のための設定値をユーザーの想定範囲を超えた値で更新したり、PWM の制御を変える外部信号がユーザーの想定しないタイミングに入ることによって、制限したはずの端子状態に陥る場合がある。

4. 今回の発明の構造

(1) 先行技術との相違点（構造・構成の違い）

2つのパターンジェネレータの出力を変化のタイミング毎に監視する比較器と、制限したはずの状態に陥る場合に以後の出力を置き換えるセレクトと、置き換え発生時に制限する状態に陥ったことを保存するFFなどの順序回路からなる。セレクトと比較器はパターンジェネレータ内部の数珠繋ぎの制御回路と同じ数だけ実装され、数珠繋ぎの制御回路の途中で制限された状態を検知した場合、同じ制御周期内の後続の信号を全てエラー処理用の出力に切り替える。さらに、以後は一度 PWM がディスエーブルにするまで、またはユーザーが解除するまで信号の固定を継続するように設定することもできる。

(2) メカニズム

図 3 に示す機能をパターン作成回路に追加することにより制御回路の途中で制限された状態を検知した場合、同じ制御周期内の後続の信号を全てエラー処理用の出力に切り替える。

(3) 発明の具体例（最適実施例）

図 4 に発明した機能を用いたパターン発生回路の構成をします。

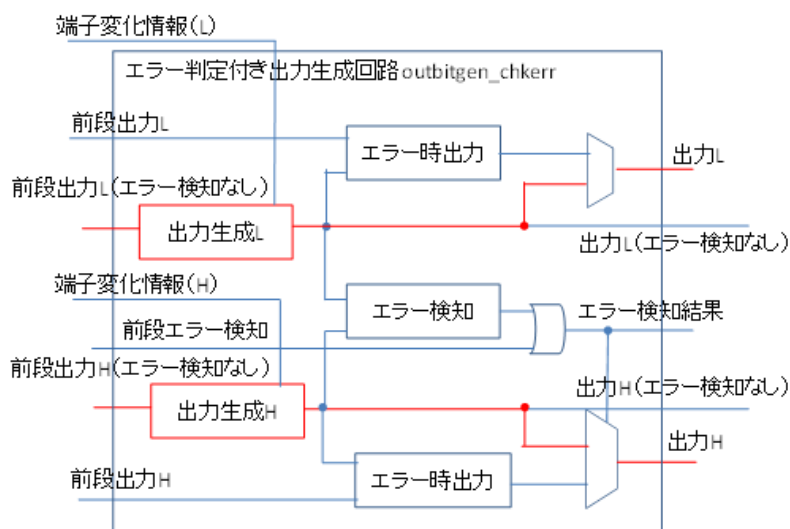


図 3. パターン作成回路への機能追加構成

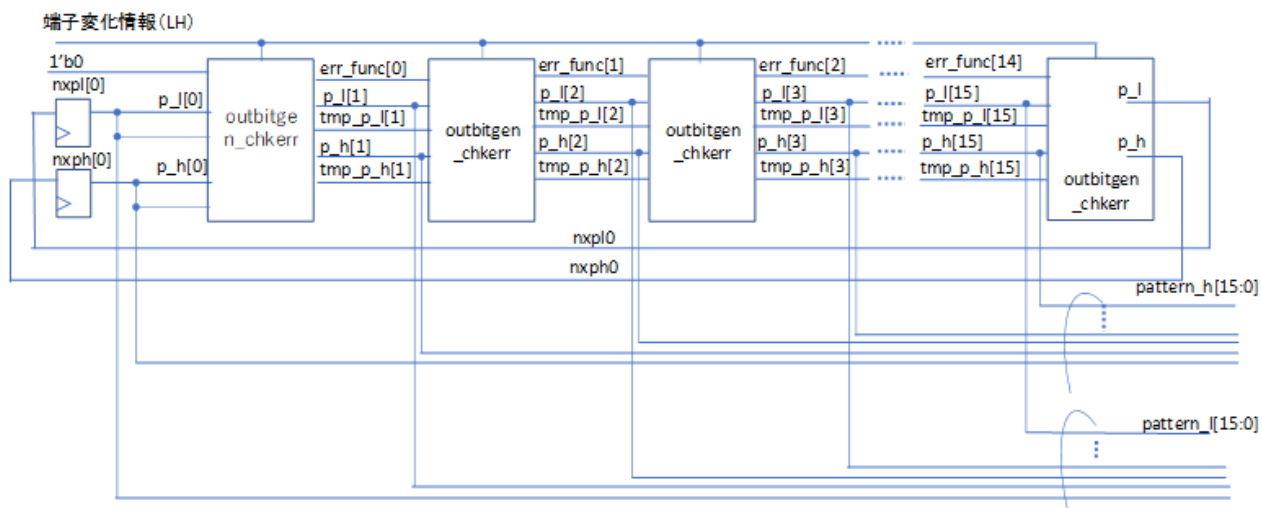


図 4. 発明のパターン作成回路構成図

【社内整理番号】 2022-063

【企業名】 サンケン電気株式会社

【発明者】 丹羽 愛玲

【発明の名称】 半導体発光装置

【背景技術】

先行特許：WO 2011/148674 A1

この文献により、所定の色で発光する LED チップと所定色の励起光波長内の光を発光する蛍光体が配合された封止樹脂を備え、出射面が、出射配光を調整する拡散レンズ部状に形成されている LED 光源を複数設けた LED 装置を示している。

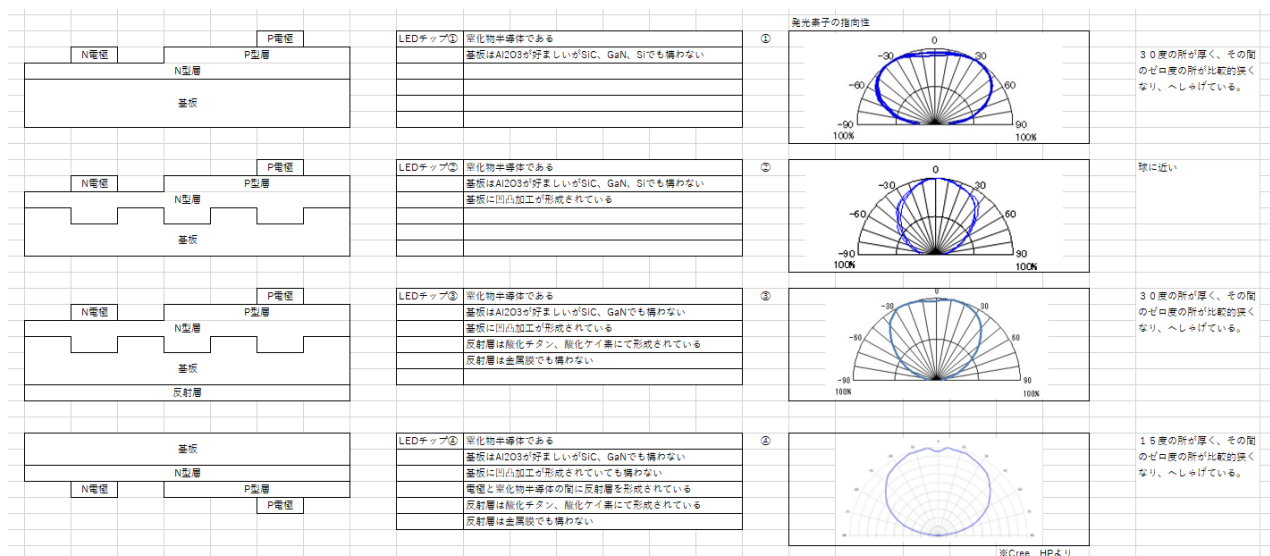
しかし、単体では表面実装型のモールドタイプの LED 光源の上面方向のみでしか色ムラを低減することが出来ず、複数の LED 光源同士を混色させて平均化させることで色ムラを低減させる必要がある。

先行特許：JP5349167B2

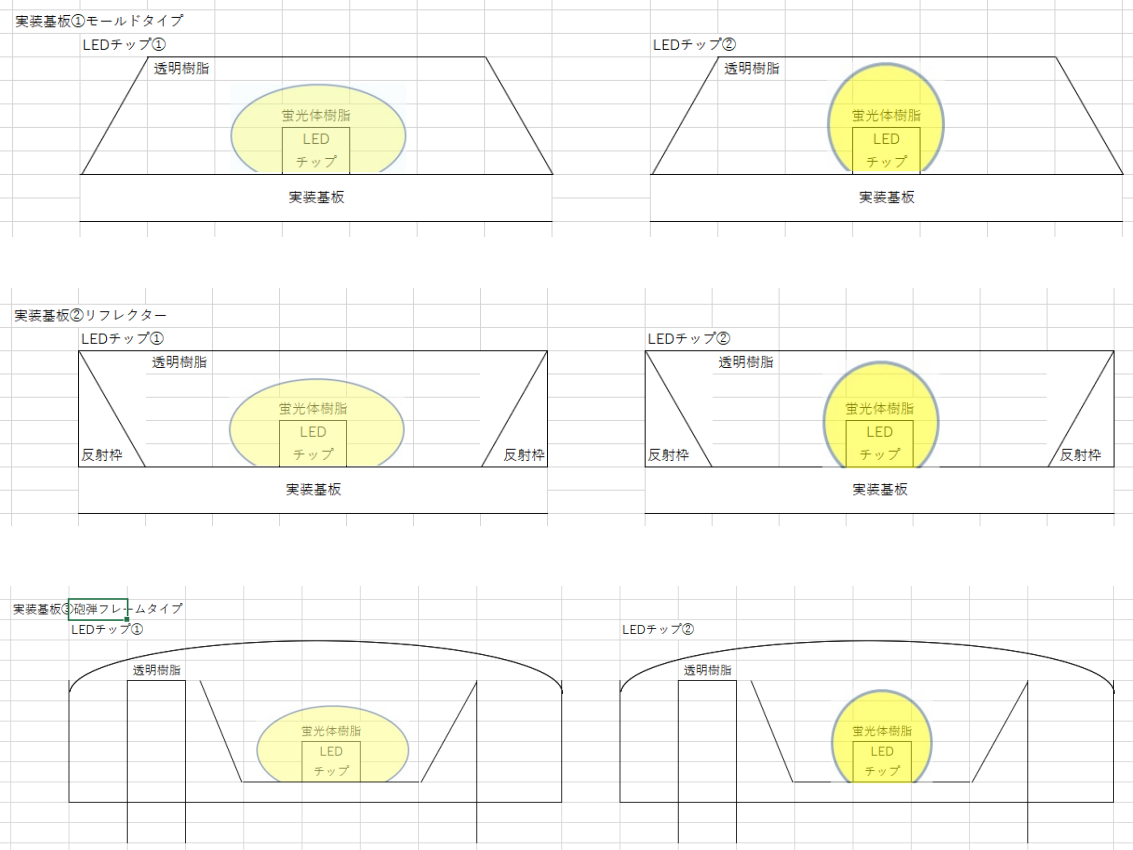
この文献により、熱硬化性樹脂を有し LED チップの発光させたときの発熱量により所望の厚みを硬化させることを特徴とした LED 光源装置を示している。しかし、蛍光体を含有した樹脂の厚みが均一である事に対し、均一な配向性を示す LED チップは存在しない為、色ムラを低減することができない。

【発明内容】

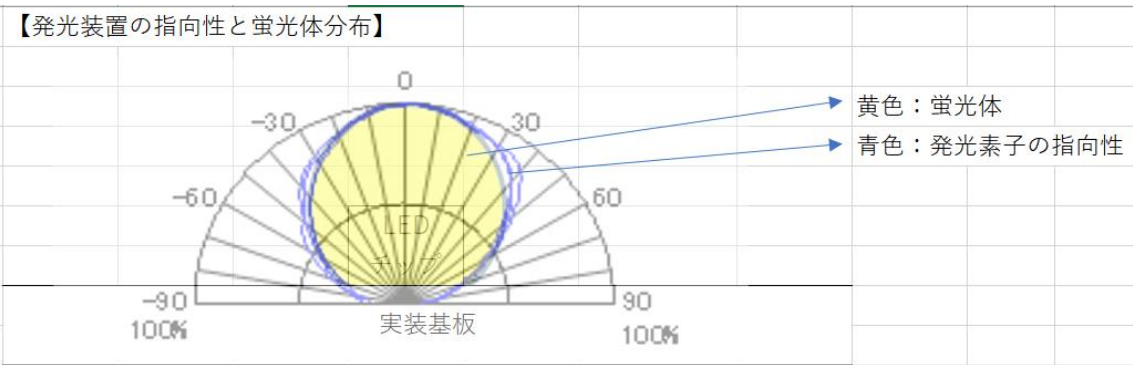
LED チップの種類による発光素子の指向性は以下の通りとなっている。そこで、蛍光体が配合された樹脂を青線のように形成する。例えば①の場合、30度の所が厚く、その間のゼロ度までの所が比較的薄い厚みとなり、へしゃげた樹脂形状とする。②の場合、球に近い樹脂形状とする。③の場合、30度の所が厚く、その間のゼロ度までの所が少し薄い厚みとなり、へしゃげた樹脂形状とする。④の場合、15度の所が厚く、その間のゼロ度までの所が少し薄い厚みとなり、へしゃげた樹脂形状とする。

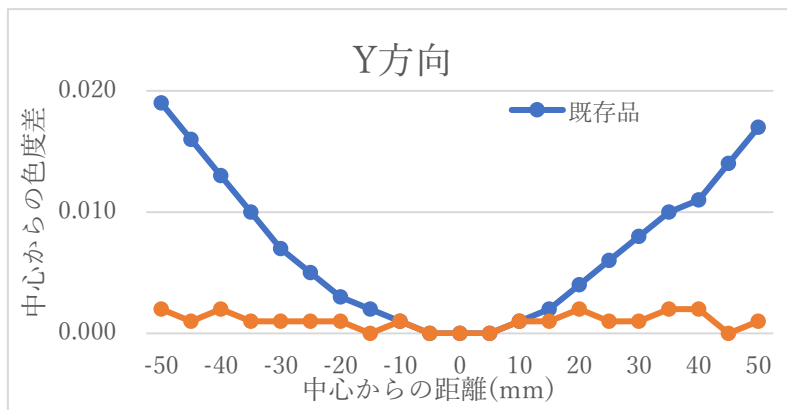
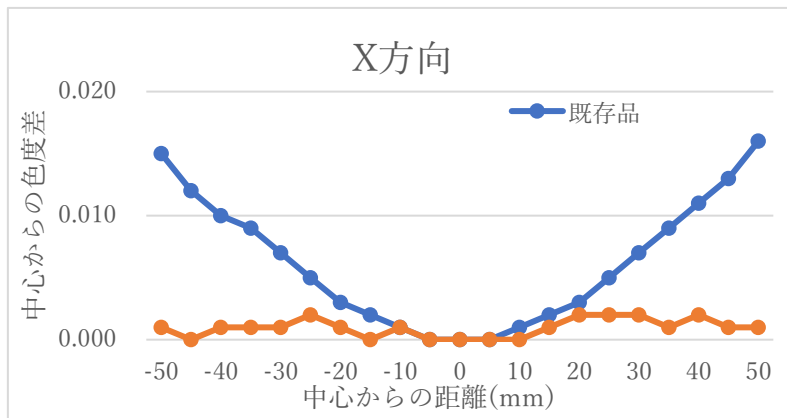
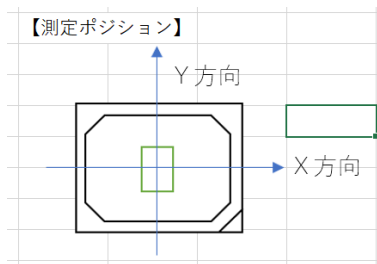


また、モールドタイプ、リフレクタタイプ、砲弾フレイムタイプでの本発明構造は以下のとおりである。



また、発光装置の中心色度をゼロ（0）とし、X方向、Y方向に移動し色度測定を実施した。発光装置の面内色度分布が均一となり、色度ムラを低減することができていることがわかる。





【発明の原理】

発光素子の指向性、つまり各角度に対する光の強度比率と蛍光体の各角度に対する密度比率を同等にすることで、発光面内での青色とその波長により変換された黄色の比率を均一になる。その結果、発光面内での色度ムラを低減することができる。

【発明の効果】

今回の発明により、単体の LED 光源でのみで、どの出射配光においても色ムラを低減させることが可能である。また、レンズ状の表面実装型のモールドタイプのみならず、表面実装型のリフレクタータイプや砲弾装型の LED 光源においても色ムラを低減させる事が可能である。

【特許請求の範囲】

【請求項 1】

青色光を放射する LED チップと、
該当 LED チップが実装された実装基板と、
前記 LED チップからの光により所定色の励起光波長を発する蛍光体が配合された樹脂を備え、
前記 LED チップ光と前記蛍光体光とを混色した白色光を発光する LED 装置であって、
前記樹脂は前記 LED チップの指向性と同様の形状をしていることを特徴としている半導体発光装置。

【請求項 2】

前記 LED チップは、平坦な基板を有することを特徴とする請求項 1 に記載の半導体発光装置。

【請求項 3】

前記 LED チップは、表面加工された基板を有することを特徴とする請求項 1 または 2 に記載の半導体発光装置。

【請求項 4】

前記 LED チップは、基板の裏面側に DBR 層を有することを特徴とする請求項 1 から 3 のいずれか 1 項に記載の半導体発光装置。

【請求項 5】

前記 LED チップは、基板の裏面側に反射金属層を有することを特徴とする請求項 1 から 4 のいずれか 1 項に記載の半導体発光装置。

【請求項 6】

前記 LED チップは、フリップチップであることを特徴とする請求項 1 から 5 のいずれか 1 項に記載の半導体発光装置。

【請求項 7】

前記実装基板は、モールドタイプであることを特徴とする請求項 1 から 6 のいずれか 1 項に記載の半導体発光装置。

【請求項 8】

前記実装基板は、リフレクタータイプであることを特徴とする請求項 1 から 6 のいずれか 1 項に記載の半導体発光装置。

【請求項 9】

前記実装基板は、砲弾型フレームであることを特徴とする請求項 1 から 6 のいずれか 1 項に記載の半導体発光装置。